

DIALOG(R)File 345:Inpadoc/Fam.&Legal Stat  
(c) 1999 European Patent Office. All rts. reserv.

1163754

Basic Patent (No,Kind,Date): JP 49078483 A2 740729 <No. of Patents: 001>

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 49078483	A2	740729	JP 72120076	A	721130 (BASIC)

Priority Data (No,Kind,Date):

JP 72120076 A 721130

No Abstract.



①日本国特許庁

# 公開特許公報

特 許 願 (12)

(2,000円)

昭和 47.11.30 日

特許庁長官 三 宅 幸 夫 殿

1. 発明の名称

半導体装置の製造方法

2. 発明者

神奈川県横浜市西区小向東芝町1番地  
東京芝浦電気株式会社総合研究所内  
平 林 亮 尚

3. 特許出願人

住所 神奈川県横浜市西区塩川町72番地  
名称 (307) 東京芝浦電気株式会社  
代表者 土 光 敏 夫  
玉 置 敬 三

4. 代理人

住所 東京都港区芝西久保板川町2番地 第17番ビル  
〒105 電話 03 (502) 3181 (大代表)  
氏名 (5847) 弁理士 鈴 江 武 彦  
(ほか4名)

①特開昭 49-78483

④公開日 昭49.(1974)7.29

②特願昭 47-120076

③出願日 昭47.(1972)11.30

審査請求 未請求 (全3頁)

庁内整理番号

⑤日本分類

7113 57

9957C23

6426 57

9957E3

6513 57

9957H0

## 明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板にヘロゲンイオンを含んだ酸化膜を形成するに際し、前記ヘロゲンイオンをイオン注入により形成することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

この発明は半導体装置の製造方法に係り、特に基板表面に酸化膜を形成する工程の改良に関する。

MOSIC等では閾値電圧のより安定化を図るため、ゲート酸化膜として、界面電荷密度の小さい、ピンホールのない良質の酸化膜が望まれている。最近このような良質の酸化膜を得る方法として、乾燥酸蒸中に塩酸または塩素ガスを微量導入して、基板表面を酸化する方法が知られている。しかしながら、この従来方法は酸化工程中つまり2〜3時間、酸化炉内に有毒な塩

素ガスまたは塩酸を流すため、これらのガスの漏れを防止する安全装置が必要であるが、塩酸のところこれといった装置は開発されておらず、非常に危険である。又、塩酸または塩素ガスの流量制御にも問題がある。

この発明は上記点に鑑み、酸化炉に塩酸、塩素ガスのような有毒ガスを流すことなく、流しながら形成したもの以上に良質な酸化膜を形成できる方法を見出し、この方法を用いることによつて動作特性の優れた各種半導体装置を製造する方法を提供することを目的とする。

ところで、塩酸または塩素ガスを流しながら酸化をすると良質な酸化膜が得られるのは、形成された酸化膜中に塩素が入り込み、これが半導体基板表面に存在するアルカリイオン等をトラップして界面電荷密度を減少させることに起因していると考えられる。

そこで、本発明者等は半導体基板に塩素などのヘロゲンをイオン注入して設けた酸化膜を形成することによつて、半導体基板表面に存在する

アルカリイオンをトラップして界面電荷密度を減少させることが可能になるのではないかと考え、実験してみた。

以下その実験を説明する。例えば、シリコンウェーハ表面に酸化膜を形成する際の熱処理として、塩素イオンをイオン注入した場合、その注入量と界面電荷密度およびピンホール密度との関係は、イオン注入量の増加に伴って減少し、ある値を超えると再び増加する。したがって、シリコン基板表面に塩素イオンをある範囲内に $10^{18} \sim 10^{20}$ 個/cm<sup>2</sup>程度打ち込んでおくと、ピンホールが少なく且つ界面電荷密度の小さい良質の酸化膜を形成できる。そこで、塩素イオンをイオン注入しない場合と、イオン注入した場合の界面電荷密度およびピンホールの状態を図に示す。

なお、ピンホールが少なく且つ界面電荷密度の小さい良質の酸化膜を形成する際、上述した如く例えば半導体基板を熱酸化して酸化膜を形成した後塩素イオンをイオン注入して塩素イオ

特開 昭49-78483,2  
ンを酸化膜に含有しても良く、また半導体基板に気相成長して酸化膜を形成して塩素イオンをイオン注入して酸化膜に塩素イオンを含有しても良い。即ち半導体基板に形成される酸化膜にイオン注入によって塩素イオンが含有されていれば良い。

また注入の線さはイオンの加速電圧或いは半導体基板表面に絶縁膜を形成することによって制御できる。

さらに上述の如く半導体基板と塩素イオンをイオン注入してこの基板を酸素雰囲気中で熱処理することにより、前記イオン注入した部分に酸化膜を形成するので、イオン注入で生ずる格子欠陥は酸化膜を形成する際の熱処理により、自動的にアニールされる。

この発明は上記の実験事実に基づいて確立されたもので、以下その実施例であるMOSトランジスタの製造方法について説明する。

比抵抗 $5 \Omega \cdot \text{cm}$ のp形シリコン基板の $\{1,0,0\}$ 面にトランジスタ領域を設け、その表面に塩素

イオンを加速電圧50 K.Vで $10^{18} \sim 10^{20}$ 個/cm<sup>2</sup>程度打ち込んだ後、その表面を乾燥装置中1100℃で30分間酸化し、厚さ1200Åの酸化膜を形成した。しかる後、その酸化膜上に多結晶シリコン膜を形成し、これらを所定の形式にエッチングしてゲートを形成すると共に、これをマスクとしてソース、ドレインを形成し、さらにゲート、ソース、ドレインの取り出し電極を設け、MOSトランジスタを完成させた。

そして、このように製作したMOSトランジスタの閾値電圧を測定したところ、それは-0.5 Vと非常に低く、しかも極めて安定していた。

なお、上記実施例ではMOSトランジスタを製造する場合について説明したが、この発明はこれに限定されるものでなく、MOSIC、MOSメモリ等各種半導体装置を製造する場合に適用できる。また、打ち込むイオンとしても塩素イオンに限られず、フッ素イオン、臭素イオン、ヨウ素イオン等ハロゲンイオン全てを適用できる。さらにまた、半導体基板としてはシリコンの四角

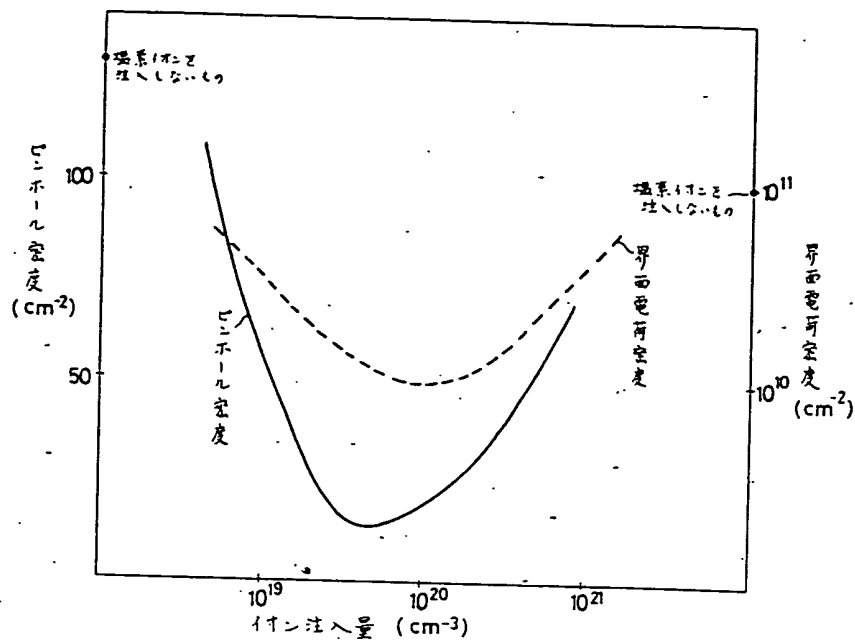
形化ガリウムのような化合物半導体も適用できる。さらに、上述した如くハロゲンイオンを含有する酸化膜を形成する場合、イオン注入する前に熱酸化或いは気相成長により酸化膜を形成してこの形成したのちにイオン注入しハロゲンイオンを含有する酸化膜を形成しても良い。

以上述べた如くこの発明によれば、半導体基板にイオン注入によってハロゲンイオンを含有する酸化膜を形成し、閾値電圧が安定で低い半導体装置を得ることができる製造方法を提供できる。

#### 4. 図面の簡単な説明

図はこの発明の領域を説明するための、イオン注入量対界面電荷密度およびピンホール密度を示す図である。

出 願 人 東京芝浦電気株式会社  
代理人 井堀士 鈴 江 武 彦



## 5. 添付書類の目録

- |          |    |               |
|----------|----|---------------|
| (1) 委任状  | 1通 | 同時提出の特許願(1)に  |
| (2) 明細書  | 1通 | 本特許の委任状と併用する。 |
| (3) 図面   | 1通 |               |
| (4) 願書原本 | 1通 |               |

## 6. 前記以外の発明者、特許出願人または代理人

## 代理人

住所 東京都港区芝西久保桜川町2番地 第17森ビル

氏名 (5743) 弁護士 三木 武雄

住所 同 所

氏名 (6694) 弁護士 小宮 幸一

住所 同 所

氏名 (6881) 弁護士 坪井 淳

住所 名古屋市中区栄四丁目6番15号 日産生命館

氏名 (7113) 弁護士 佐藤 強